

Sigma-delta ADC 指导手册 1

合肥工业大学

2021 年 4 月 13 日 绯红

对于给出的资料在这里进行一些说明

1. 【参考资料】 里面包含很多有关 sigma-delta ADC(过采样 ADC)的经典书籍



Understanding
Delta-Sigma Data

这本书后面的附录 A 的程序请参照 [【仿真-sdm-delsig】](#) ←



Oversampling eetop.cn_Principi Delta-Sigma Data CMOS Cascade
Delta-Sigma Dataes of sigma-delta Converters_[S R.N Sigma-Delta.pdf



- 2.

这几本书基本上都是经典 另外推荐【CMOS 模/数转换器设计与仿真】暂时没有电子档需要的可以自行购买。

3. 【电路】首先我们需要了解一个 sigma-delta ADC 主要包含哪些电路（针对模拟调制器而言）积分器 电容开关 比较器 基准电路 时钟电路，其中最主要、重要的在于积分器，积分器由运放构成，且多个积分器（相当于几阶结构）每个要求不相同，一般要求第一级积分器也即是第一个运放要求比较高(比如高增益(80-100db)、带宽稍大(50M)、相位裕度 70，摆率 20V/us(这个暂时未考虑))，还有要求便是看功耗和摆幅，摆幅与积分器的幅度相关（这个会在 MATLAB simulink 中遇到）。

运放有不同的结构种类比如两级密勒补偿放大电路、折叠式共源共栅、套筒式，这个按照不同的要求可以自行确定。

两级密勒补偿可以参照【电路-运放-二级密勒补偿运算放大器】，会对设计有更深的掌握。

比较器相当于 1 位量化器，（多位量化器会用到 saradc 或者 Flashadc），分为静态比较器和动态缓存比较器，静态比较器可参考【电路-比较器】。关于动态比较器可以先自行学习【感兴趣的可以联系我网易云课堂-模数转换基础课程（付费）可以学习】

带隙基准电路可以在 bilibili 网站搜索有个视频讲解及仿真、或者参照何乐年【仿真 2-模拟集成电路设计与仿真电子版】

时钟（两相不交叠时钟电路）可参考【设计报告-12 位逐次逼近寄存器型 ADC 转换器设计】

电容开关可以自行学习（每篇论文都有介绍）

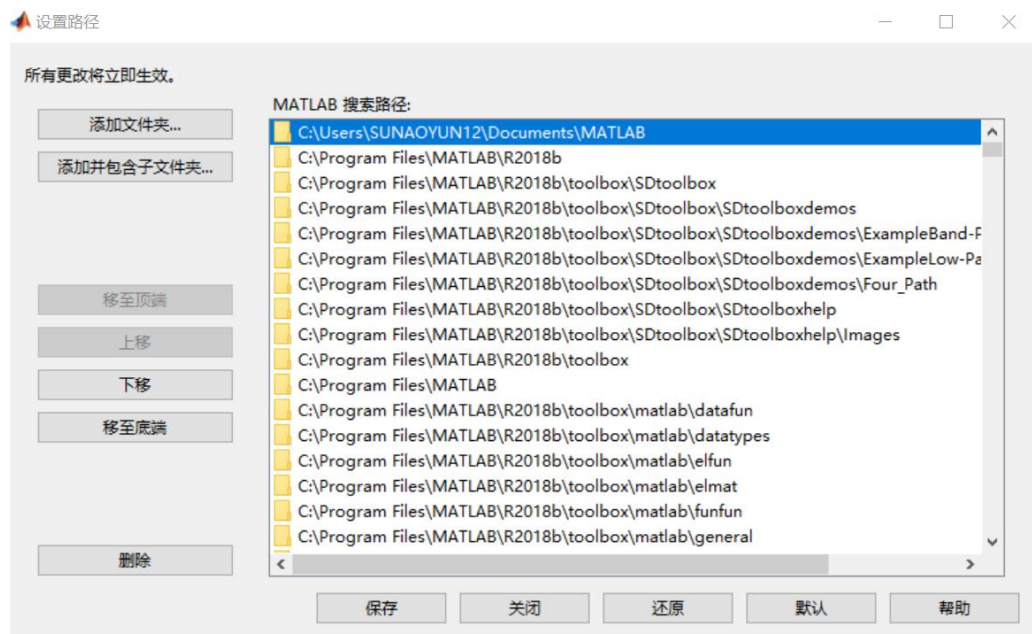
4. 【仿真】提供了大量的 MATLAB-Simulink 仿真模型。

- All_Type_ADC_Model
- Pipelined_ADC_Model_1
- Pipelined_ADC_Model_2
- Pipelined_ADC_Model_3
- Pipelined_ADC_Model_4
- Pipelined_ADC_Model_5
- Pipelined_ADC_Model_6
- Pipelined_ADC_Model_PN
- SAR_ADC_Model_1
- Sigma_Delta_ADC_Model_1

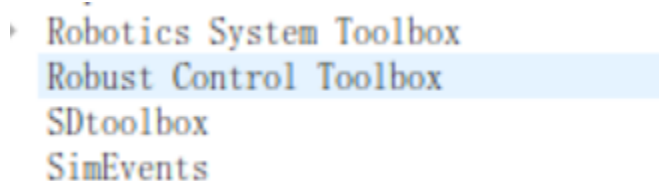
【ADC_Matlab_Model】 简单了解

【Adcfft】是用来进行对仿真结果进行分析的，也就是为了得到频谱图包含 SNR（信号噪声比）和 ENOB（有效位数）(adc 最为重要的两个参数)，这个 matlab 程序在 simulink 仿真中使用 SDtoolbox 工具箱中的 PSD(功率频谱密度)进行实现，请记住 SDtoolbox 和 delsig 这两个重要的文件夹，我们需要不断地使用他们。

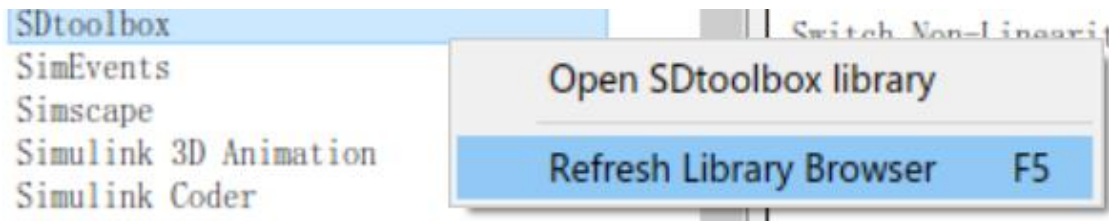
【PROJECTS】下包含着大量的自己做的和从网上查找到的模型，可以自行查看。（前提是需要将上面提到的 SDtoolbox 安装上（安装步骤-将工具箱找到复制到 MATLAB 安装环境找到目录里面的 toolbox 文件下复制进去 - 打开 MATLAB- 找到设置路径



进行添加 在预设项-常规-更新工具箱缓存-打开 simulink 查看工具箱是否安装成功-点击 library browser



如果没有尝试

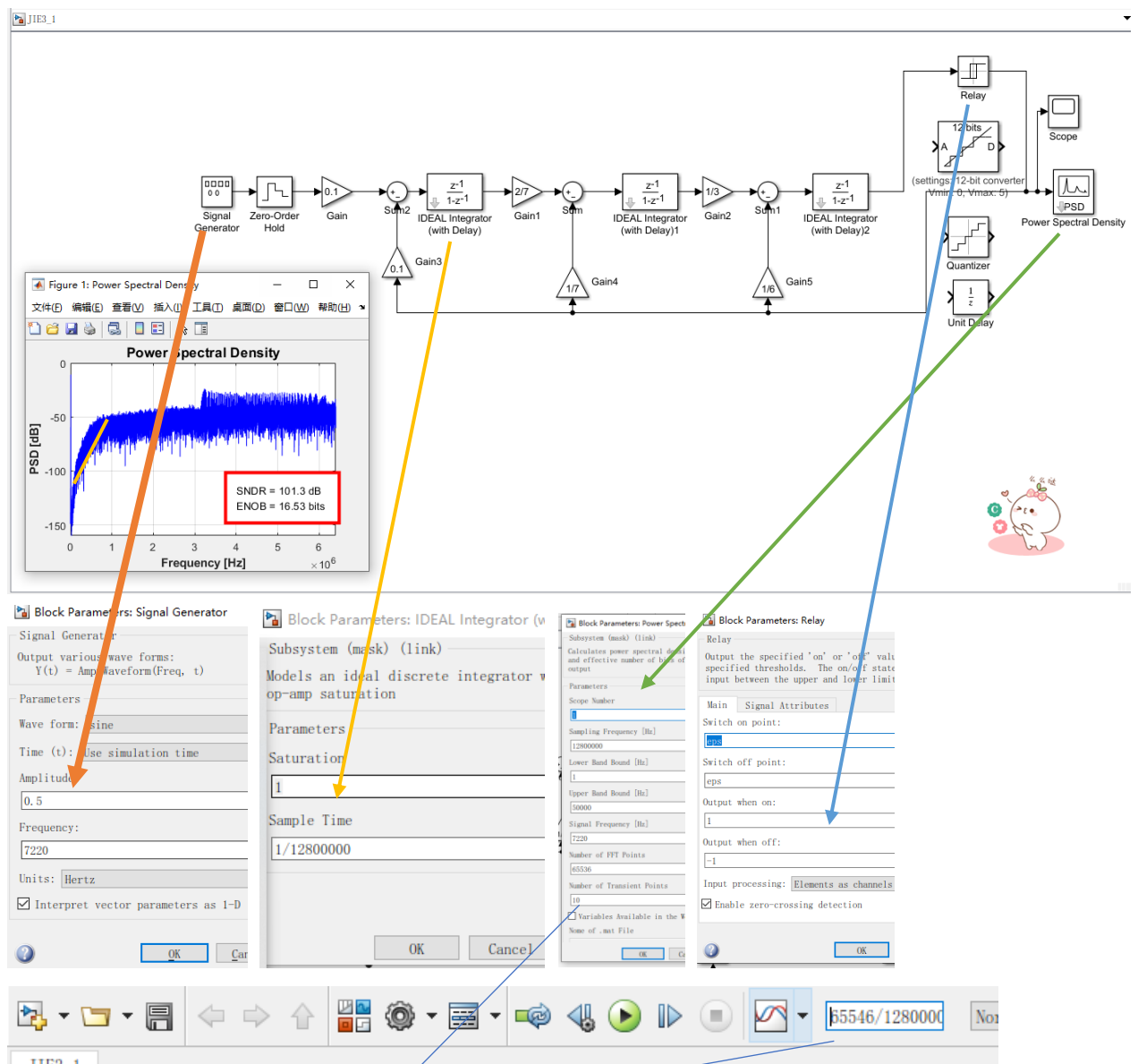


) 还是不行请去百度查找如何安装 MATLAB 工具箱

https://pan.baidu.com/s/1h2r_plsC6FeMD3B-K116A 提取码:22ie (MATLAB2018b 破解版在此给出)

【仿真】这块内容真的是太多。坑也太多

下面按照一个单环三阶 CRFB 模型给出一些介绍



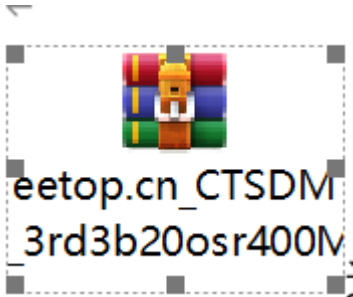
仿真采样时间 = (采样点数 + PSD 的 / 采样频率)

Fin 输入频率 = 7220 Hz, Fs 采样频率 = 12.8 M, FFT 采样点数 65536

这里采样周期、采样点数、输入频率、采样频率需要满足相干采样定理 (尽量避免频谱泄露), 即输入频率 * 采样点数 = 采样频率 * 采样周期。采样周期取整数并且满足互为质数。

带宽与 OSR(过采样比)、采样频率相关。采样频率=OSR*2 带宽。!!!!

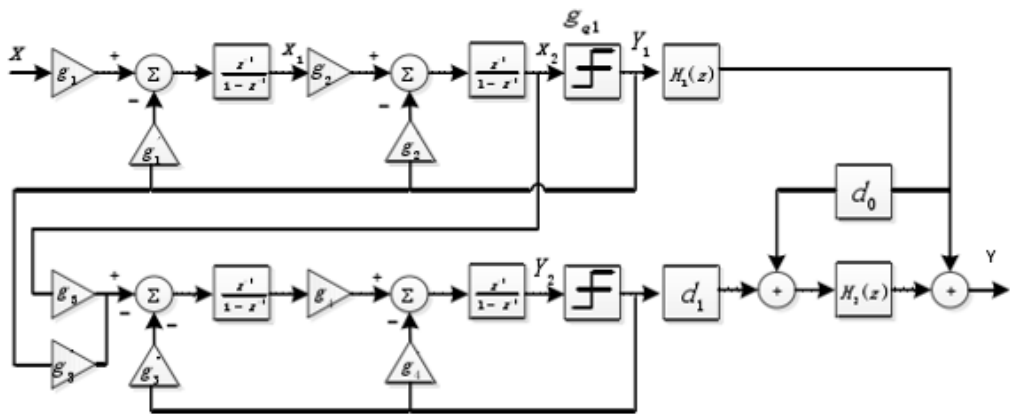
怎样根据结果查看一个结构是否结果正确 1 是查看频谱图看 10 倍频的斜率，一般是一阶 -20db/decade,二阶 -40db/decade…如图所示 -60db/decade，符合要求。2 是查看积分器输出的波形是否超过了限制（积分器的摆幅）。



这是一个完整的三阶连续时间 3 位量化 400M 采样频率的 SDADC 模型有兴趣的可以自行学习。里面有具体的仿真指导。

在本文件下，搭了很多结构 有单环二阶 三阶 级联（MASH）2-1、2-2，又分为前馈和反馈结构。里面的参数不太一样，具体结构具体确定，难点在于怎么确定调制系数、反馈系数。

这个具体的理论都有推导。最后得到一个相同的结果(公式)。 如下



2-2MASH Sigma-Delta 调制器											
$g'_2 = 2g'_1g_2$			$d_0 = \frac{g'_3}{g'_1g_2g_3} - 1$			$H_1(z) = z^{-2}$					
$g'_4 = 2g''_3g_4$			$d_1 = \frac{g''_3}{g'_1g_2g_3}$			$H_2(z) = (1 - z^{-1})^2$					
g_1	g'_1	g_2	g'_2	g_3	g'_3	g''_3	g_4	g'_4	d_0	d_1	
0.5	0.5	0.5	0.5	0.5	0.25	0.5	0.5	0.5	1	4	
2/15	1/6	1/2	1/6	3/8	0	1/4	1/2	1/4	-1	8	

【仿真 2】提供了何乐年模拟集成电路设计与仿真电子版, 二级密勒补偿运放设计教程、动态放大器的一个结构图

【基础】包括 ADC 的原理总结、SAR ADC 的设计报告

【论文】提供了大量硕士博士论文，良莠不齐。推荐



Sigma_Delta_ADC中_省略_制器与数字抽取滤波器的研究与设计_郝凯旋.caj

与总结的论文重点。

下面给出论文重点的汇总

时间	2015	2016	2015	2008	2019	2017	2020
出处	苏州大学	北京交通大学	北京交通大学	华中科技大学	西电	江南大学	电子科大
工艺	0.5umL50w	0.18um	0.18um	0.35	SMIC.18	0.35	0.18
电源电压(V)	5	5	1.8	3.3	1.8	3.3v	1.8+3.3
结构	2-2MASH	2-2MASH	2-1MASH	2-2MASH	2-2MASH(前馈)	2-2MASH	前馈单环高阶多位量化
带宽	7.8k	4k	2k	22K	24k	20k	100K
OSR	64	256	1024	64	128	64	64
时钟	1M	10M	4M	2.78M	6.144M	2.56M	12.8M
ENOB	18	18	21.2	15.49	16.77	16	18.2
SNR(db)	111.3	111	129.35	89	102	101	112
功耗(mw)	6.6					7.8mw	28.3
比较器	高速	三级一位量化			动态锁存器	三级一位	Flash
运放结构	全差分电流镜的单级运放 直流增益 111 单位增益带宽 12.36M 相位裕度 71.6 摆率 21.16	两级运放(套筒共栅+共源极) 增益 70 带宽 80	差分两级运放 增益 60 带宽 30 摆率 4 相位裕度 60	两级共源密勒补偿 增益 81 带宽 43 摆率 43 相位裕度 89	两级运放(折叠共源共栅+共源极) 增益 92 带宽 112 相位裕度 64 摆率 33	两级全差分运放 增益 90 相位裕度 64 摆率 20 带宽 50	全差分两级运放 增益 88 相位裕度 84 带宽 135 摆率 106
面积	0.11mm ²						

【完整的SDADC指导】包含12位SAR ADC设计报告 项目实战6 清华李福乐的sdadc的讲义、和之前提到的网络提供的3阶模型。

里面也许还有许多问题，自己经验也很欠缺，望一起进步、一起努力。